

# 特集 MEMS技術を応用した微小構造体形成技術\* — 加速度センサへの応用 —

## The Fabrication Method of Micro-structure Applied MEMS Technology — Application for Automotive Accelerometer —

深田 毅

Tsuyoshi FUKADA

武藤 浩司

Hiroshi MUTO

We have developed a new wafer process for manufacturing micro-structures using MEMS(Micro Electro Mechanical Systems) technology. Our process combines an single-crystal SOI (Si on Insulator) wafer, vertical Si etching by ICP (Inductively Coupled Plasma) type etch apparatus, and back side unisotropic-etching by KOH, and dry release by the plasma SiO<sub>2</sub> etch apparatus. The sticking of movable structures can not occur in our process, because no wet treatment is used for release. This process needs only 4-masks, so it is suitable for mass-production.

**Key words** : Wafer process, Micro-structure, MEMS technology, Sensor, Acceleration

### 1. はじめに

車両の電子制御化に伴い、さまざまなセンサが搭載されるようになってきた。車載用加速度センサは車両の安全性要求の高まりからエアバッグ制御や走行制御に必要な不可欠なセンサとなりつつある。その生産台数も大幅な伸びを示し、2008年度には2億個を超えるものと予想されている。<sup>1)</sup>

従来、当センサには、ピエゾ式が用いられてきた。

Fig. 1にピエゾ式加速度センサチップの裏面SEM写真を示す。

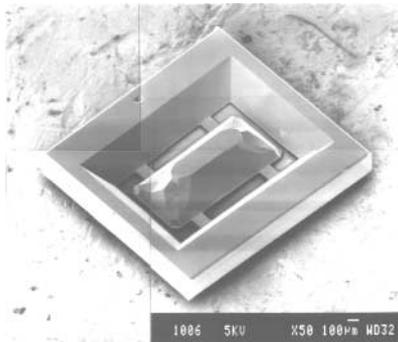


Fig. 1 Backside SEM micrograph of the piezo-resistivity type accelerometer die

錘部の鉛直方向の変位によって4本のビームに生じる歪みを、ビームに形成されたピエゾ抵抗で電気信号に変換する。Fig. 2は、その代表的な製造工程を示す。N型層をP基板上にエピタキシャル成長させた基板を用いる(a)。P型のピエゾ抵抗拡散層およびN型コンタ

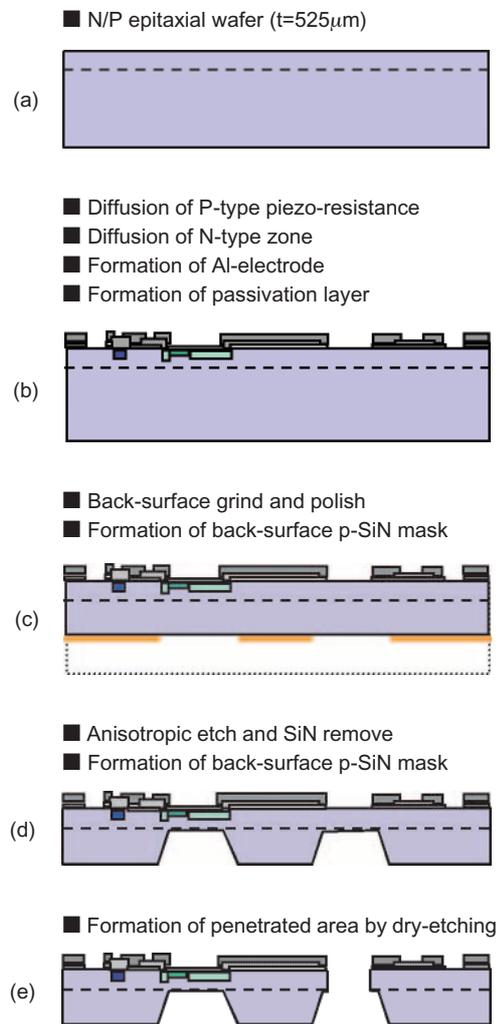


Fig. 2 Fabrication process of piezo-resistivity type accelerometer

\* (社)自動車技術会の了解を得て、「2004年秋季大会学術講演会前刷集」No.103-04,150より転載

クト層を形成し、Al電極を形成し、さらに保護膜を形成する(b)。ウェハ裏面を研削、研磨したのち、SiN膜を堆積し、パターニングする(c)。パターニングされたSiN膜をマスクとして、KOH水溶液によってSi基板を異方性エッチングする(d)。さらに所望の部分を通エッチングし完成する(e)。全マスク枚数は11枚である。

当センサには小型化、自己診断機能、さらに将来的には通信機能が要求されてくる。特に自己診断機能を持たせるには、駆動させるための手段を持たない従来のピエゾ式では困難であり、近年MEMS (Micro Electro Mechanical Systems) 技術を適用した容量式が種々提案されてきた。<sup>2)3)</sup> 容量式では、検出用の電極間に静電引力を発生させて、擬似的に検出状態をつくりだすことが可能である。ここで容量式の加速度検出原理をFig. 3に示す。図中の錘部に連結されたはりが水平方向の加速度により変形し、その結果生じる固定電極と可動電極間の容量変化をC-V変換し、電圧波形から加速の度合いを検出するものである。

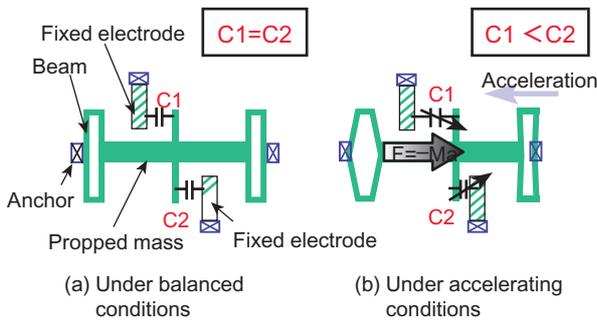


Fig. 3 The detecting theory of capacity type micro-accelerometer

これまで容量式加速度センサの製造方法としては主として表面から酸化膜をエッチング除去する、いわゆる犠牲層エッチングにより可動体を形成する技術が知られている。<sup>4)</sup> しかしながら、この工程においてはHF水溶液等ウェット処理を行うため、スティクション(固着不良)が発生しやすい。一般的にはり間ギャップ、可動部下の基板間ギャップ共に数 $\mu\text{m}$ と狭いことから、隙間に入り込んだ水分が乾燥する際の表面張力によって可動部が動き、対向する電極、あるいは基板に貼り付き加速度検出不能となるため製造上大きな問題となる。

我々は、上記問題を解決し、安定生産を可能とするだけでなく、コスト面からも有利な微小構造体形成技術を提案する。

## 2. 検討

### 2.1 ウェハプロセスフロー

Fig. 4に、我々が新規に提案した、厚膜SOI(Si on Insulator)基板を用いた容量式加速度センサの製造工程を示す。以下、工程順に説明する。原石としてSOI厚さ $15\mu\text{m}$ 、貼り合わせ酸化膜厚さ $2\mu\text{m}$ 基板厚さ $625\mu\text{m}$ を使用する。Alとのオーミックコンタクトを確保するためにN型層をSOI層表面にリン拡散で形成し、スパッタ等でAlを成膜、パターニングし、ボンディング用パッド電極を形成する(a)。ウェハ裏面を切削、研磨し

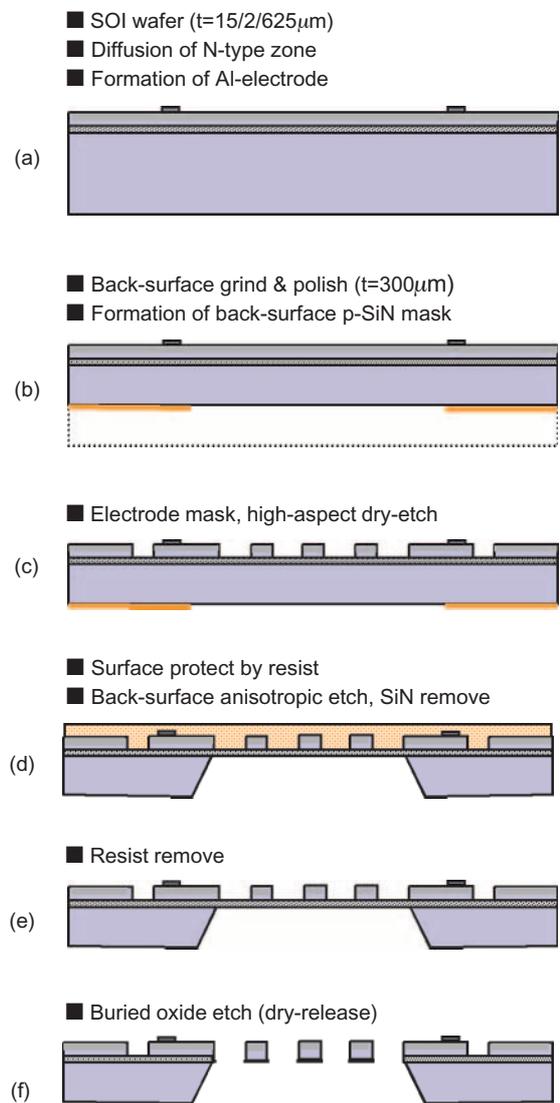


Fig. 4 Fabrication process of the capacity type accelerometer

た後、SiN膜を裏面に堆積し、パターニングする(b)。SOI層表面にレジストにてパターニングした後、レジストをマスク材として誘導結合方式プラズマエッチングを用いSOI層を楕円形状に垂直エッチングする(c)。表面の保護のためレジストを塗布し、先に裏面に形成したSiN膜をマスクとしてKOH水溶液によって基板Siを埋め込み酸化膜が露出するまで、異方性エッチングする(d)。表面のレジストを除去する(e)。ウェハ裏面から、エッチングガスとしてCF<sub>4</sub>/CHF<sub>3</sub>を混合したガスを用いたドライプラズマエッチングによって埋め込み酸化膜を除去し、可動部をリリースする(f)。これら製造工程によると、可動部のリリース時に完全にドライプロセスを使用しており、梁どうしのスティッキングが発生しえない。Table 1に加工回数の比較を示す。拡散回数を半減でき、工程数のおよその目安となるマスクは、わずか4枚である。単結晶シリコンの信頼性を確保して、コストも低減可能である。

Table 1 Number of process steps for both types

	Piezo-resistivity type	Capacity type
Photolithography	11	4
Deposition	4	3
Ion implantation	2	0
Diffusion, Oxidization	8	3
Etching etc.	13	10

### 2.2 ドライリリースエッチング

本プロセスでは裏面から埋込酸化膜を垂直方向にエッチングし、可動部をリリースする。従って表面からの犠牲層エッチングと異なり、SOI底部を横方向にエッチングする必要がなく、基本的には通常の酸化膜プラズマエッチングと変わりはない。しかしながら、本プロセスではウェハを裏返し、表面を下にして加工する必要がある。またプロセスチャンバ内で可動部がリリースされるため、はりや楕円電極が下部電極と接触して破損する懸念がある。そのため我々は、Fig. 5に示すように、エッチングチャンバ内に中央を窪ませた石英製のステージを設置し、ウェハが直接下部電極に接触することを防いでいる。ここで注意すべきは石英のステージがFig. 5(a)のように下部電極が露出するように設置されると、金属はエッチングされないため、その結果、過剰なフッ素系のラジカル、エッチングイオンが下部電極露出部に存在することとなり、そこに隣接したウェハ外周部とウェハ中央部でラジカル、イオンの不均一が発生し、Fig. 6(a)に示すエッチングレ

ート分布を持つ。これを解決するためにはFig. 5(b)に示すように下部電極を石英ステージで全面的に覆うことが必要である。これによりラジカル、エッチングイオン分布を均一化でき、Fig. 6(b)に示すようにエッチングレートのウェハ面内均一性を±10%程度から±1%程度に向上させることができる。

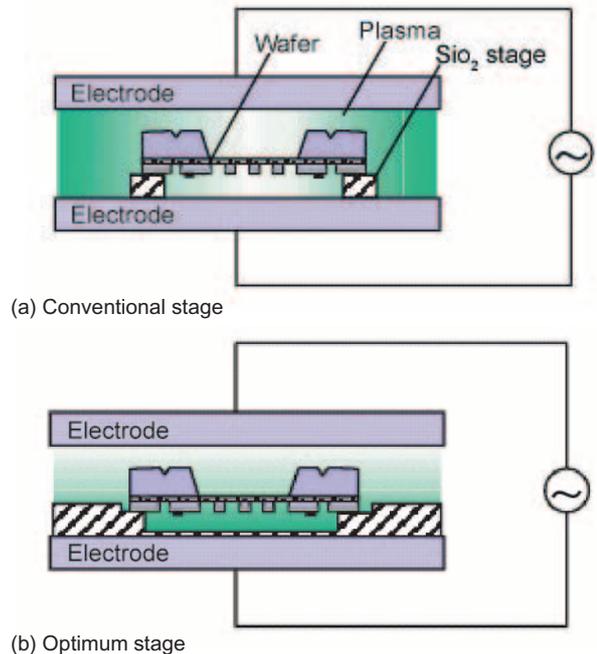


Fig. 5 SiO<sub>2</sub> stage for dry-release

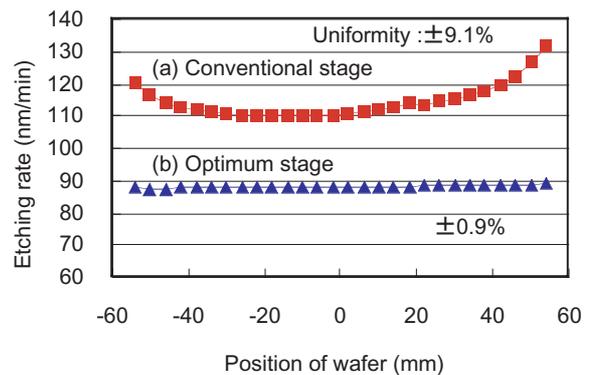
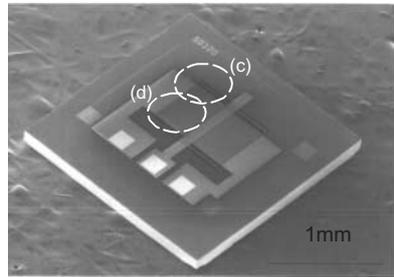


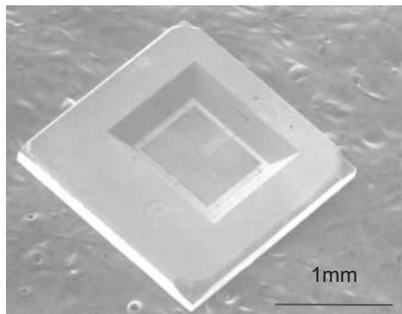
Fig. 6 Etching rate of dry release in each position of a wafer

### 3. 結果

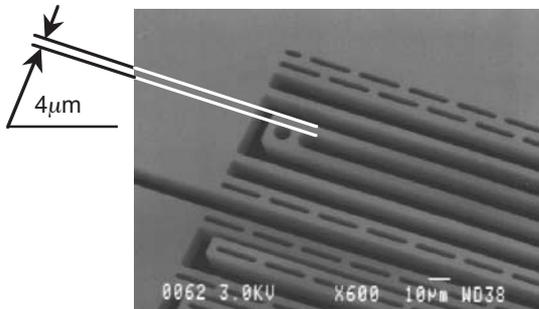
Fig. 7に本プロセスにより形成したセンサチップのSEM写真を示す。(a)は表面からチップ全景、(b)は裏面からのチップ全景である。(c)は重り部を支える4本のビームの内、1本の折り返し部を、(d)は固定電極部と可動電極部とを拡大したものである。



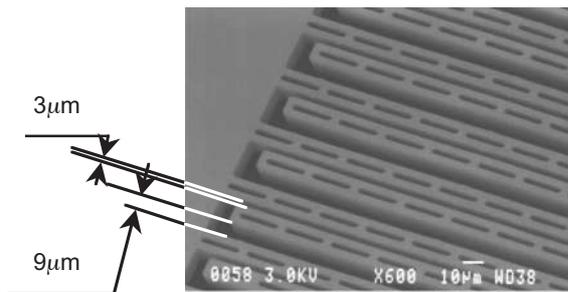
(a) Front side view



(b) Back side view



(c) Beams



(d) Fixed electrodes and movable electrodes

Fig. 7 SEM micrograph of the capacity type accelerometer die

Fig. 8に、HFウェットエッチングとのスティクション発生率の比較を示す。従来のHF水溶液を用いた場合には、数10%ものスティクション（固着不良）の発生するものがあるのに対して、ドライ加工とした本プロセスでは、全く発生しないことが分かる。

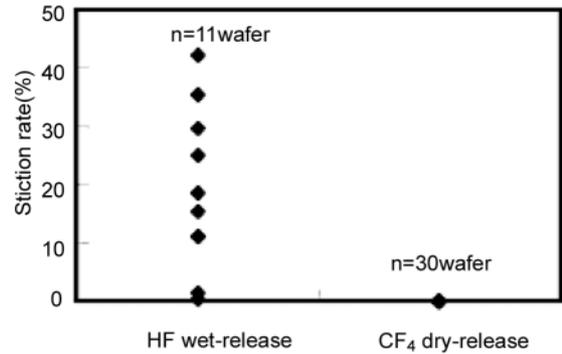
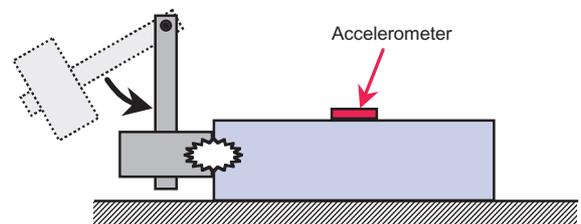
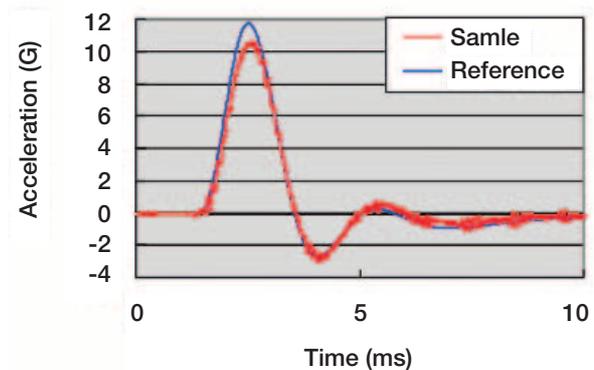


Fig. 8 The incidence rate of stiction by wet/dry release

Fig. 9に作成した加速度センサの出力特性の一例として衝撃応答性評価結果を示す。(a)は試験方法を示しており、ハンマにより衝撃を加え、その出力をレファレンスと比較している。(b)に示した結果から、相関係数は99.5%と非常に良好であることが分かる。



(a) Pattern diagrams of the test



(b) The results of the test

Fig. 9 Impact response test

#### 4. まとめ

MEMS技術を応用した微小構造体形成技術を開発した。SOIウェハ、ICPプラズマエッチングによる垂直エッチング、KOHによるSi異方性エッチング、プラズマ酸化膜エッチングによる可動部のドライリリースを組み合わせ、量産に適した、容量式加速度センサの

新規な製造プロセスを構築した。

<参考文献>

1) 圧力・加速度・角速度センサの徹底研究2003—車載分野の可能性とMEMS技術による多軸センサの登場—, 東京, (株)矢野経済研究所 (2003), p.142.

2) M. Offenberget al., Transducers (1995), p.585.

3) T. A. Core et al., Solid State Tech. (1993), p.39.

4) R.Sulouff: 「Inertial MEMS sensors states of the art and future trends」最新MEMSデバイス開発テクノロジーと実用化へのシナリオを探る, 日本情報技術センター(2003)



<著 者>



深田 毅  
(ふかだ つよし)

デバイス事業部デバイス開発室  
半導体センサウェハのプロセス開発に従事



武藤 浩司  
(むとう ひろし)

デバイス事業部デバイス開発室  
半導体センサのウェハプロセス開発に従事