

特集 | パワーカード用半導体素子の設計*

Development of Power Devices for Power Cards

三浦 昭二
Shouji MIURA

大倉 康嗣
Yasushi OOKURA

岡部 好文
Yoshifumi OKABE

百田 聖自
Seiji MOMOTA

The Power Control Unit (PCU), which has extremely high output power associated with high power dissipation and is installed in a limited small space, has been commercialized in the automotive market for hybrid vehicles by DENSO in 2007. The PCU, known as a "Power Card", is an intelligent power module and includes the power semiconductor devices (IGBT and Diode). The power devices are sandwiched between combination units of a heat spreader and a cooling plate with corrugated fins in order to achieve the installation of the PCU in hybrid vehicles.

The power devices in the "Power Card" require a specific and original design because (1) the structure of "Power Card" is unique in order to dissipate the massive internally generated heat and (2) soldering of the device is implemented on the top side, in addition to the normal soldering on the back side. The damage-susceptible transistor cells and p-n junctions of power devices are formed in the top side layer by semiconductor wafer process. Therefore, in addition to the design for high output power control, utmost attention must be paid on designing transistor cells and the electrode on the top side, even under the intense stress caused by high current density and the package structure. In this paper, for the IGBT, we described the design of (a) device structure, and (b) the change in characteristics due to high stress. Subsequently, we present the design of a diode device and the development of plating process on the top side of those devices.

Key words : Hybrid vehicle, Double-sided cooling, IGBT, Diode, Ni plating, Solder joint

はじめに

近年、環境意識の高まりと共に、ハイブリッド自動車 (Hybrid Vehicle : HV車) の市場規模は増大している。当社は、両面放熱構造を採用したパワーコントロールユニット (Power Control Unit : PCU) を2007年より量産化し、PCUの小型化と高出力化を実現している。

論文両面放熱モジュール「パワーカード」で述べた様に、パワー素子の表裏面にヒートシンクを備えた樹脂パッケージ (パワーカード) を実現することで、両面放熱構造を実現可能としている。¹⁾ (Fig. 1参照)

このユニークな構造のパワーカードを実現するために、搭載されるパワー素子 (IGBTおよびDiode) は、独自の設計を実施する必要がある。キーワードは、高電流密度、高応力、そして表面めっき電極の3点である。本論文では、パワーカード用半導体素子設計の内容を述べる。

1. パワーカード用半導体素子の特徴

パワーカードは素子の両面から放熱することにより、低い熱抵抗を実現し、従来比約2倍の電流定格で

の動作を保証することにより、製品に搭載される半導体素子数を削減していることを特徴としている。また、実装構造としては、大型素子両面にヒートシンクを搭載したモールドタイプの構造を採用していることも特徴であり^{2), 3), 4)}、パワーカード用半導体素子設計としては、以下の点を考慮する必要がある。

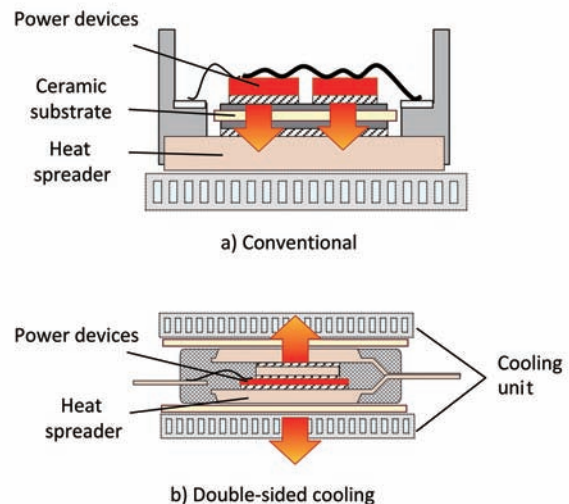


Fig. 1 Cross sectional view of a conventional power module and a double-sided power module

*2011年8月20日 原稿受理

- ・高い電流密度に対応した素子設計：
- ・高応力（Si歪み）に対応した素子設計：
- ・両面ハンダ付けを可能とする表面電極設計：

Fig. 2にパワーカード用素子の外観と、Table 1に従来構造（ワイヤボンディング実装 以下B'g実装）用素子との比較を示してある。弊社は、上記に対応した素子開発を富士電機と共同開発により実現し、'07年より生産を実施しており、現在は第2世代の素子を使用している。以下、その設計内容を、IGBT素子（2節）、Diode素子（3節）、素子表面めっき電極（4節）の順に紹介する。

2. パワーカード用 IGBT設計

2.1 FS-IGBTの採用

Fig. 3にパワーカードに使用しているIGBT素子の断面図を示してある。高い電流密度で使用されるパワーカードの損失を最小限に抑えるため、定常損（Von）とSW損のトレードオフ特性に優れたField Stop型IGBT（以下FS-IGBT）を採用している。^{5)・6)}

また、本特集号の論文両面放熱モジュール「パワーカード」でのパワーカード構造設計結果より、ハンダ寿命を確保するためのIGBT素子厚は200 μ m以下に設計する必要がある。この設計要件にたいしても、FS-IGBTを採用することで対応している。具体的には、1200V耐圧仕様を実現するための素子厚（Si厚）135 μ mとし、マージンを持たせている。

尚、素子裏面のField Stop層（N層）は、第2世代にて改善を実施し、素子性能の安定性を向上している。⁷⁾

2.2 表面セル構造

Fig. 3に示すように、IGBTの表面セル構造はトレンチ構造とし、IE効果（素子表面部のキャリア蓄積効果によるVon低減）を狙って、間引き構造としている。第2世代では、間引き構造を最適化し、Vonを改善している。

また、従来構造に使用されるトレンチ型IGBTでは、表面セル領域にチャンネルを配置する割合（チャンネル率）を100%以下に抑える（一部にチャンネルを形成しない

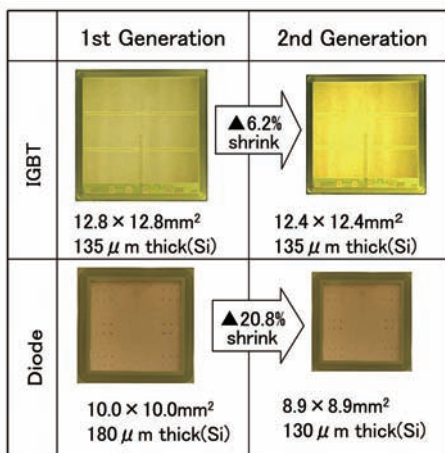


Fig. 2 Overview of power devices for a Power Card

Table 1 Comparison of the current rating between a Power Card and a conventional power device

	For Power Card	For Conventional
IGBT, Diode Current Rating (Density)	400A (240A/cm ² , IGBT) (400A/cm ² , Diode)	200A (120A/cm ² , IGBT) (240A/cm ² , Diode)
Surface Electrode & Connecting	Ni-P/Au Plating Soldering	AlSi (Sputtering) (Non Plating) Wire Bonding

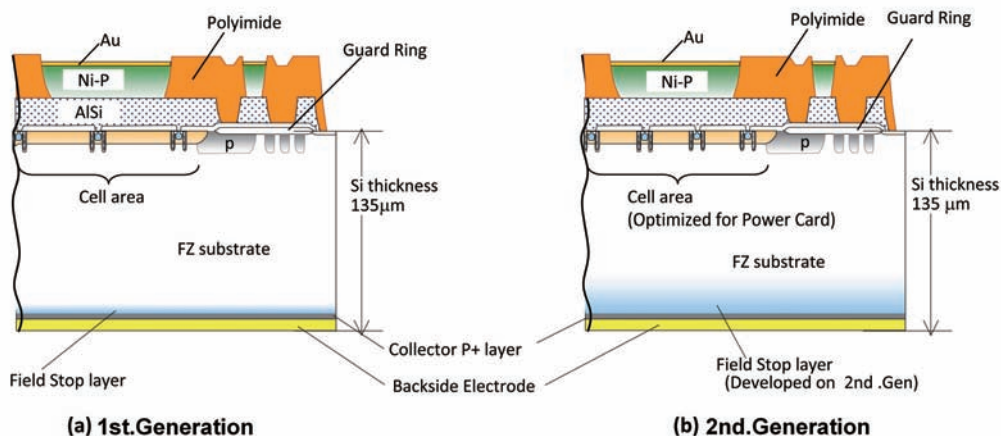


Fig. 3 Cross sectional view of a conventional power module and a Power Card

領域を作る) ことにより、飽和電流を抑制し、短絡動作時の素子破壊を抑制する構造を取っているが、パワーカード用の素子は、高い電流密度に対応するために、表面セル全面にチャンネルを形成 (チャンネル率100%) している。短絡動作時には、短絡保護回路による電流制限を実施し、素子破壊を防いでいる。そのために、電流センス (後述) を搭載している。

2.3 表面セルの配置

Fig. 4, Fig. 5に示すように、パワーカード用IGBTの信号端子 (ゲート, エミッタ他) は、B'gワイヤーによってリードに接続される構造を取っている。そのため、信号端子B'g部の放熱経路は片面となる。これを考慮してセルの配置を工夫している。素子の最高温度が素子中央部となる様、表面放熱経路 (Cuターミナル) から、セルを配置してもよい距離を0.65mm以下としている。

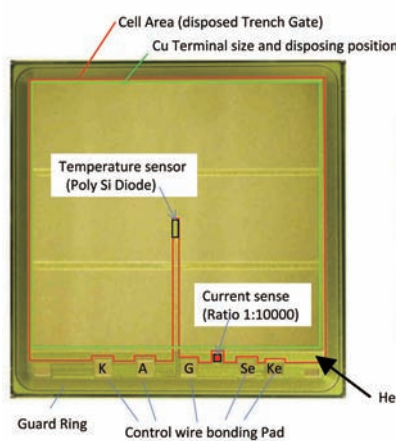


Fig. 4 Overview of pattern layout of IGBT for a Power Card

Fig. 6に、Simによる素子温度の分布を示してある。発熱部であるセルが、ターミナルから0.75mmを超えて配置されると素子の最高温度が素子中央部 (温度センスを配置してある) から、素子周辺に移ることがわかる。

B'gパッドの位置は、ボンディングツールとの干渉を考慮して配置されている。

2.4 電流センス

Fig. 4に示すように、パワーカード用IGBTには、カレントミラー回路による電流センス (センス比1:10000) を搭載している。この電流センスからの信号により、短絡保護回路を動作させ、2.2項に記載の短絡動作時の素子破壊を防いでいる。また、電流センス出力を制御回路にフィードバックし、定格を超える過電流が流れないか監視している。

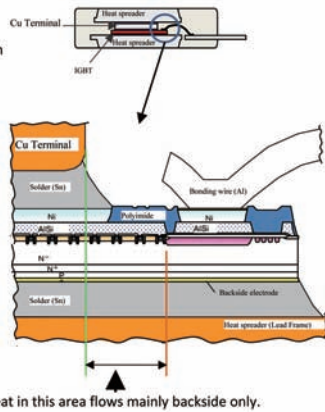


Fig. 5 Enlarged cross sectional view of the bonding area and Cu terminal edge of IGBT

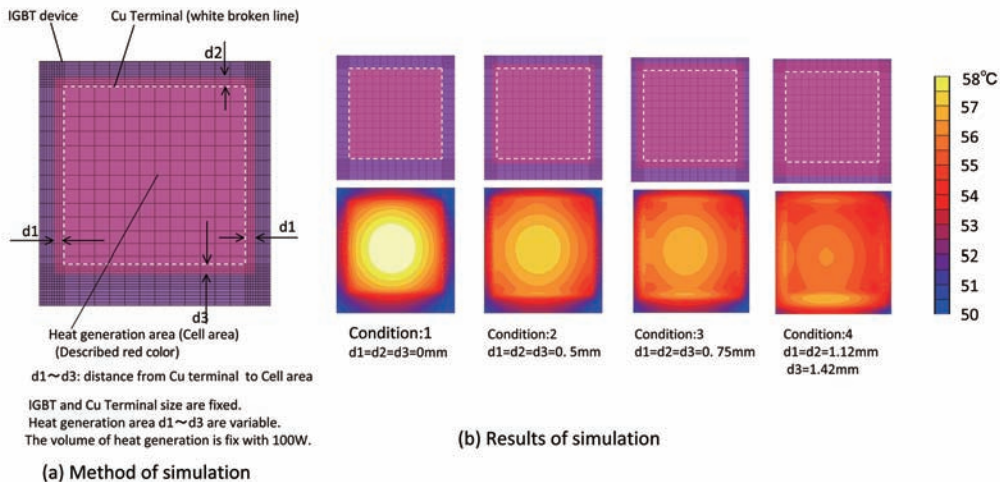


Fig. 6 Temperature distribution of IGBT on simulation

2.5 温度センス

2.3項に記載のように、パワーカード用IGBTは素子の最高温度が素子中央部になるように設計されている。感温ダイオードを素子中央部に配置し、その温度信号を制御回路へフィードバックしている。素子動作温度保証値、150℃を超えないように制御されている。

2.6 出荷検査、スクリーニング

パワーカードの特徴である、高い電流密度での動作保証をするために、パワーカード組付け完了後に大電流スクリーニングを実施し、1200V、400A、150℃の定格動作を保証している。また、2.2項および2.4項に記載の短絡動作を保証するため、インバータ短絡保護動作相当の短絡スクリーニングを150℃で実施している。素子単品で動作保証されて、次のインバータ実装に送られることになる。

従来構造である、B'g実装構造では、約12~18素子を実装してから、定格動作検査を実施するのが一般的であり、上記のように単品で動作保証される組付け工程は、素子不良が発生した場合は有利な工程設計となっている。

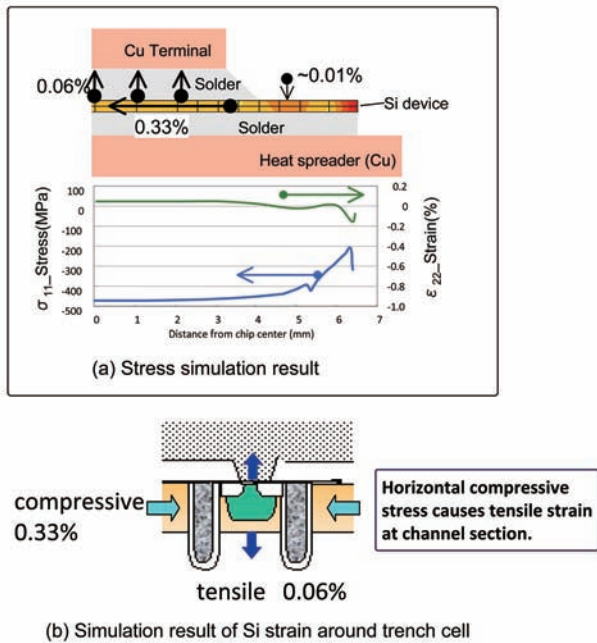


Fig. 7 Stress simulation of IGBT after soldering

2.7 高応力による特性変動

パワーカードは、大型素子 (12.8×12.8mm²) をCuヒートシンク (線膨張係数 $\alpha = 17\text{ppm}$) で挟む実装構造設計としていることから、Si素子 (線膨張係数 $\alpha = 3\text{ppm}$) には、大きな応力 (歪み) が発生する。Fig. 7にSimによる応力解析結果を示してある。素子のはんだ実装時、はんだ (SnCuNi) 溶融温度 (227℃) を下回り、CuヒートシンクとSi素子が固定された後、常温まで冷却された時のSi素子の水平方向の応力 (σ_{11}) と、Si素子垂直方向の歪み (ϵ_{22}) をSi素子中央からの距離を横軸に示してある。Si素子には水平方向に約480MPaの圧縮応力が働き、Si素子は水平方向に0.33%の歪みが発生する。これに伴いポアソン比の関係からSi素子は垂直方向に0.06%の歪み (引張り) が働くことになる。(Fig. 7(b))

このことは、IGBT素子動作中、垂直方向に流れる電子電流の移動度に影響を与えることになる。Fig. 8はSiの引張り歪と電子移動度の関係を表したグラフである。0.06%の引張り歪みは、電子移動度を1.2倍に上昇させることになる。

Fig. 9に、パワーカードの組付け前後でのVth波形を

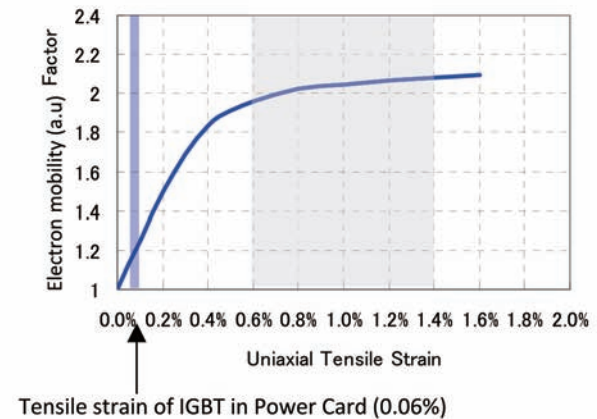


Fig. 8 Relationship between electron mobility and tensile strain of Si

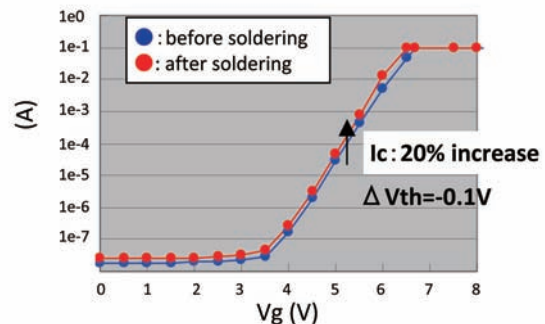


Fig. 9 Vg-Ic characteristics of IGBT before and after soldering

示してある。組付けにより V_{th} ($I_c=200mA$)は $-0.1V$ シフトし、同じ V_g で比較すると電流値は約1.2倍に増加している。歪みによる移動度の増加量と一致する。

応力による特性変動については、他の項目についても評価を実施した。Fig. 10にその評価結果を示してある。 V_{th} 以外には、応力による大きな特性変動は見られない。Fig. 10中、 V_{on} がパワーカード実装で低いのは、表面電極の接続がはんだによりCuターミナルに接続される為、ボンディングワイヤ抵抗と表面Al電極の平面方向の抵抗がカウントされないためである。また、パワーカード実装することにより、短絡耐量 (SC-tolerance) の限界エネルギーが向上している。これも、素子表面がCuターミナルにはんだ接続されているため、素子表面エミッタ電位の均一化と熱マスアップの効果と推定している。

3. パワーカード用Diode設計

3.1 断面構造

Fig. 11にパワーカードに使用しているDiode素子の断面図を示してある。第1世代ではエピウェハを使用

し、第2世代ではFZウェハを使用した構造を採用している。

ハンダ寿命を確保するために必要なDiodeのSi厚は $270\mu m$ 以下である。このため、第1世代のDiodeは $180\mu m$ の厚みとしている。第2世代のDiode素子厚はFZ基板を使用しているため、 $130\mu m$ の厚みとなっている。

3.2 リカバリ耐量設計

パワーカードに使用されるDiodeは、約2倍の定格で使用されるため、リカバリ動作時の di/dt も通常の2倍で使用されることになる。このことは、リカバリ特性には不利な条件で使用することになる。特に、リカバリ耐量 (リカバリ動作時の破壊を防ぐ) の設計には注意を払っている。素子の基板濃度、アノードP層の濃度を最適化することにより十分なりカバリ耐量としている。

また、全ての素子に対しリカバリ耐量を保証するために、IGBTと同様に、パワーカード組付け完了後にDiodeのスクリーニング検査を実施している。

item	V_{th}	I_{ces}	V_{on}	Switching tolerability	Short-Circuit tolerability
Result					
Condition	$I_c=200mA, 25^\circ C$	$V_c=1300V, 25^\circ C$	$I_c=400A, 150^\circ C$	$V_{peak}=1200V, 150^\circ C$	with protecting circuit, $150^\circ C$
Target	$6.2 \pm 0.5V$	$\leq 1\mu A$	$\leq 3.2V$	$\geq 500A$	$\geq 5J$

Fig. 10 Characteristics comparison between IGBTs in a power card and a conventional package

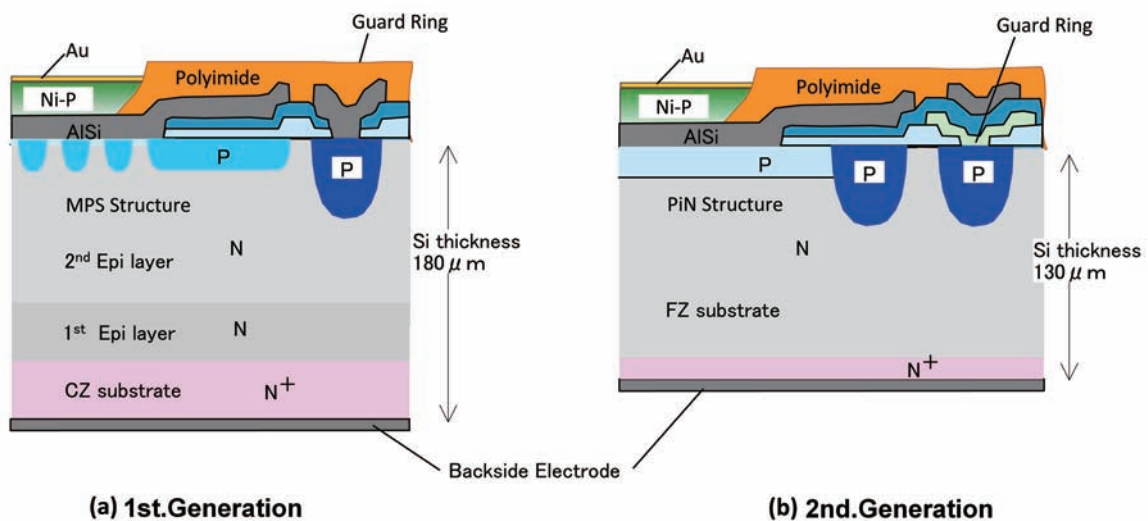


Fig. 11 Cross sectional view of diode devices for a Power Card

4. 素子めっき

パワーカードに使用される素子は、素子表面からの放熱経路確保のための、表面はんだ接合用の電極を備える必要がある。スパッタ電極 (Ti/Ni/Au) と比べ、パターンニング工程の必要のない、めっき電極 (Ni/Au) を採用している。以下にその特徴と設計事項を記載する。

4.1 工程フロー

Fig. 12にその工程フローの概要を示してある。IGBT, Diode素子共に、通常のウェハプロセス (表面Al電極の形成、表面保護膜の形成、裏面電極の形成) が終了した後に、めっきプロセスを実施している。⁸⁾ このプロセス順序は、裏面電極とSiの接合信頼性を確保するため、裏面電極とSi接合部の出来栄を変えない為である。

めっきプロセスの前に、ウェハ裏面に支持基板 (ガラス) を接着する処理を実施している。これは、薄いウェハへのめっき処理の際のウェハ割れ防止、ウェハ反り防止、裏面電極へのめっき付着防止のためである。接着材にはUV硬化レジンを採用し、めっき液中での密着力の低下を防ぐよう材料の最適化を実施してある。

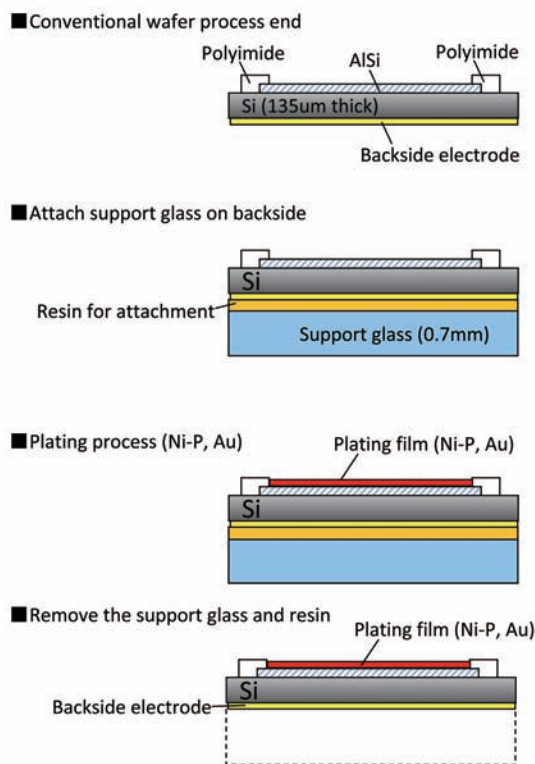


Fig. 12 Overview of the process flow for Ni-P plating and Au layers on a wafer surface

めっきプロセスの後、支持基板と接着剤を剥離し、ウェハ工程が完了する。尚、支持基板 (ガラス) は、洗浄し再利用される。

この様に、ウェハ裏面に支持基板を接着することで、薄いウェハに対しても、安定したウェハめっきプロセスを'07年より実現している。また、このプロセスは大口径ウェハ ($\phi 8\sim 12$ インチ) にも対応可能である。

4.2 めっきプロセス

表面Al電極への、めっき処理工程をFig. 13に示してある。処理順は洗浄 (脱脂, エッチング), ジンケート処理, Ni-Pめっき, そしてAuめっきの処理順であるが、以下の最適化を実施している。

Ni-Pめっきの下地となるAl電極の膜厚は $5\mu\text{m}$ と薄いため、洗浄処理およびジンケート処理でのAlエッチング量を $1\mu\text{m}$ 以下に抑える必要がある。このために、エッチング液とジンケート処理液の最適化を実施した。実際の処理後のAlエッチング量は約 $0.5\mu\text{m}$ に抑えられている。(Fig. 14参照)

Ni-Pめっきの膜厚の最小値は $3\mu\text{m}$ 、最大値は $6\mu\text{m}$ に設定してある。Ni-Pめっき膜は、Snはんだ実装後お

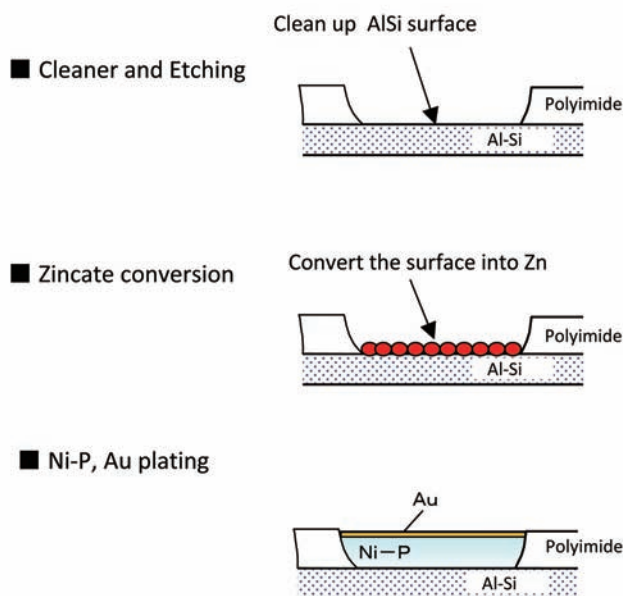


Fig. 13 Plating process on an AlSi electrode

よび市場での熱ストレスにより、NiSnの合金層が進展するが、AlとNiめっきの接合強度を確保するためには、NiSn合金層がAl面まで到達しない膜厚設計(最低膜厚)が必要となる。一方、薄いウェハへのめっき処理の為、めっき膜厚が厚くなるとウェハ反り(チップ反り)の問題が発生し、加工が困難となる。つまり、NiSn合金層を抑え、最低必要膜厚を小さく設定できることが望ましい。この点を考慮し、ジンケート処理、Niめっき液の最適化を実施し、NiSn合金層の進展を抑えるめっき膜としている。めっき厚の製造バラツキを含めても、めっき厚の上下限を保証できるめっきプロセスとしている。

Fig. 15は各めっき膜厚を作製したときの、Niめっき残り厚(NiSn合金層の進展厚)の実測結果を示してある。最小膜厚3 μmでも、組付け後および耐久試験後(150℃, 1000hr)でもNiSn合金層がAl面に到達していないことが分かる。また、冷熱サイクル試験においても、最小膜厚3 μmのめっき電極に問題がないことも確認済である。

おわりに

上記に述べたパワーカード用素子設計を実施することにより、両面放熱構造での安定した素子動作と信頼性を確保することを可能とした。

<参考文献>

- 1) 平野, 他: 「車載用パワーエレクトロニクス製品の紐解きと、両面放熱パワーモジュールの実装技術」, 溶接学会誌, Vol.80, No.4, (2011)
- 2) 坂本, 他: 溶接学会マイクロ接合研究委員会・ソルダリング分科会シンポジウム, 「両面放熱パワーモジュールの実装技術」(2009)
- 3) 坂本 等, Mate 2009, No.7, 「両面放熱パワーモジュール用Pbフリーはんだ材料」(2009)
- 4) 奥村 等, Mate 2009, No.8, 「両面放熱パワーモジュールの実装構造」(2009)
- 5) 百田, 他: 「ハイブリッド車用めっきチップ」富士時報 Vol.80, No.6 2007, p385-387
- 6) 西浦, 他: 「ハイブリッド車を支えるIGBT 両面冷却で電流密度を向上」, 日経エレクトロニクス, 2007.11.19 p103-109
- 7) 藤井, 他: 「ハイブリッド車用第2世代めっきチップ」富士時報 Vol.82, No.6 2009, p362-365
- 8) 則武 等, Mate 2009, No.50, 「両面放熱パワーデバイス用アルミニウム電極の開発」(2009)

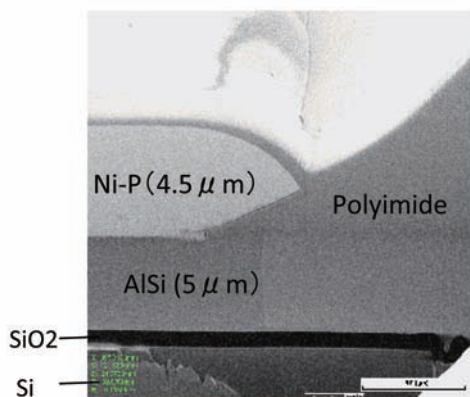


Fig. 14 SEM image of the cross section of a Ni-P layer edge

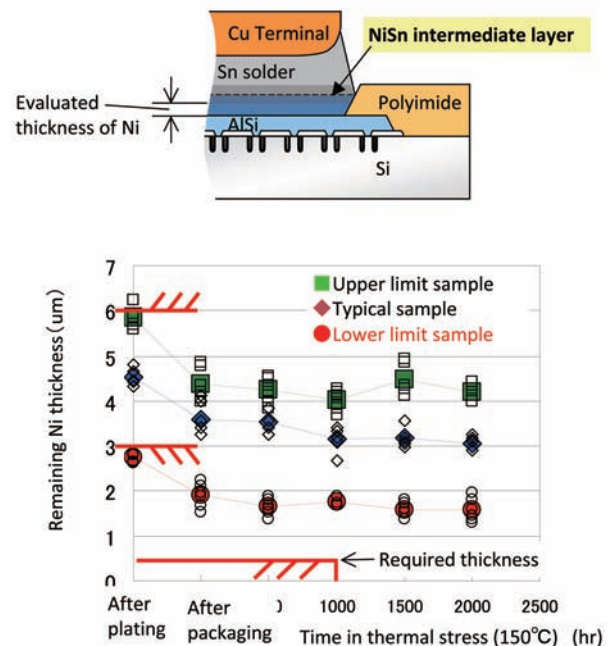


Fig. 15 Thickness changes of the Ni-P layer after deposit and after the thermal cycle tests

<著 者>



三浦 昭二
(みうら しょうじ)
I C技術3部 第3設計室
ハイブリッド自動車向け
パワーカードの開発に従事



大倉 康嗣
(おおくら やすし)
I C技術3部 第3設計室
ハイブリッド自動車向け
パワーカードの開発に従事



岡部 好文
(おかべ よしふみ)
半導体プロセス開発部
車載用パワーデバイスの
開発に従事



百田 聖自
(ももた せいじ)
富士電機 (株)
電子デバイス事業本部
技術統括部
車載用IGBTおよびDiodeの
開発設計に従事