

ヨーレートセンサのための超音波 フリップチップ接合の開発*

Development of the Ultrasonic Flip Chip Bonding Technology for Yaw Rate Sensors

中野 景介
Keisuke NAKANO

藤本 尚紀
Naoki FUJIMOTO

田中 昌明
Masaaki TANAKA

浅井 昭喜
Akiyoshi ASAI

The purpose of this study to develop better flip-chip bonding for vehicle yaw rate sensors. We developed the structure and manufacturing process of ultrasonic flip-chip bonding to withstand the durability requirements of automotive environments. Structure: Adopting the nonproliferation layer to the pad prevents damage to the chip by thermal stress, and the formation of enough metal joining of the Au/Au junction. Process: The joining process enables stable ultrasonic wave power to be applied for reliable while preventing damage of the nonproliferation layer.

Key words :

Electronics and control, Micro electro mechanical systems, Packaging technology, Flip chip bonding

1. はじめに

自動車の安全システムは、事故発生時の被害低減を目的とした衝突安全と事故発生前の車両の安定性確保と事故回避のための支援を目的とした予防安全に大別される。近年の自動車の安全に対する意識の高まりと共に、予防安全に対するニーズが高まりつつある。そのため、ACC (Adaptive Cruise Control) や LKA (Lane Keeping Assist) 等に代表される新規システムの実用化と ESC (Electronic Stability Control) 等の既存システムの全着化が進んでいる。ESC をはじめとした予防安全システムでは、実際の車両挙動を把握することが重要であり、そのために必要不可欠なヨーレートセンサはキーとなるセンサの1つとなっている。また、新規システムの実用化及び既存システムの高度化ニーズを背景に、ヨーレートセンサの高精度化に対する要求が日々強くなっている。

近年 MEMS 分野において、容量式の加速度センサ¹⁾ やヨーレートセンサ²⁾³⁾ の研究が盛んである。容量式のセンサは、他のピエゾ抵抗式や圧電式に比べ、高感度、DC 検出に優れ、温度特性が良く、セルフテストが容易なためである。また近年は、SOI⁴⁾ や Si とガラスの陽極接合技術⁵⁾、trench refill process⁶⁾ を用いた構造体の厚膜化や、熱応力やパッケージ応力の影響を低減するためにアンカ構造を工夫し高精度化が図られている⁷⁾⁸⁾。

一方我々は、既に汎用の単結晶 SOI を用いたエレメント形状で、センサチップと回路チップを積層したスタック構造を特徴とした容量式加速度センサを実現している⁹⁾¹⁰⁾。Fig. 1 に、容量式加速度センサを示す。今回、ヨーレートセンサの課題である高精度化を超音波フリップチップ接合技術を用いて取り組んだ。

* (社)自動車技術会 の了承を得て、「2015 年秋季大会学術講演会講演予稿集」No.54-15A20156256 より一部加筆して転載

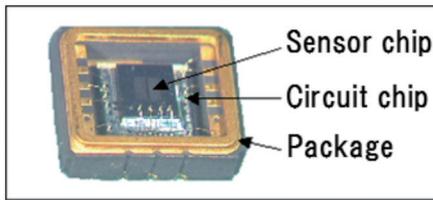
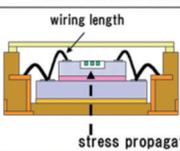
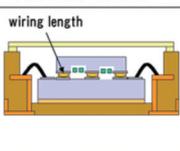


Fig. 1 Capacity type acceleration sensor

2. センサ構造

Table 1 に示すように、加速度センサは、セラミックパッケージに回路チップとセンサチップを積層し、Au ワイヤで電氣的接続を行っている。

Table 1 Package and wiring comparison

	Acceleration sensor	Yaw rate sensor
Packaging		
Wiring	Wire bonding	Flip chip bonding
Accuracy	Low(high stress of the chip)	High(low stress of the chip)
Sensitivity	Low(large wiring capacity)	High(small wiring capacity)

そのため、Au ワイヤ間の寄生容量値が Au ワイヤの揺れにより変化し、精度悪化の原因になっていた。また容量式センサでは、加速度・角速度という力を電極の変位、つまり容量変化に置き換えることにより検出しているため、センサチップへの熱歪みによる電極間隔の変化がセンサの温度特性となって現れ、精度を悪化させる原因になっていた。今回揺れによるワイヤ間の寄生容量値の変化と熱による構造的歪みを低減するためにフリップチップ（以下、FC）接合を採用した。FC 接合ではバンパ同士で電氣的接続を行うため寄生容量値が揺らぐ事は無い。またセンサチップと回路チップの接合面積が少なく、センサチップに熱歪が発生しにくい構造となっている。反面、接合部（チップ間）にセンサ駆動部が介在するためチップ間のアンダーフィルや、洗浄を必要とするはんだバンパの採用が困難となる。そのため、今回 Au バンパによる超音波接合方式を開発した。以下に本工法の特徴を挙げる。

メリット：超音波により Au/Au 間の金属接合が可能であり信頼性が高い、はんだを用いないため洗浄が不要
 デメリット：超音波により高いストレスが発生するためチップへのダメージが懸念される¹¹⁾。

3. FC 工程概要

FC 接合概要を Fig. 2 に示す。Si チップ上に Au スタッドバンパを作成した後に FC 接合を行う。FC 接合工程では複数のバンパを一括で接合し、かつバンパ／バンパ界面の接合性を一様に確保する必要がある。しかし、各バンパの位置及び高さにはばらつきがあり、ばらつきを吸収し接合するために、上下のチップ毎にバンパの機能を分離した。下側のバンパは平坦化を行い高さばらつきを無くし、位置ばらつきに対し接合面を確保する機能を持たせた。上側のバンパは、平坦化を行わず先端を凸形状とすることで、FC 接合時に塑性変形と新生面創出を可能とし、バンパ間の高さばらつきを吸収する機能を持たせることで、全バンパの接合が可能となる。FC 接合時は熱、荷重、超音波により Au/Au 間の金属接合を行う。

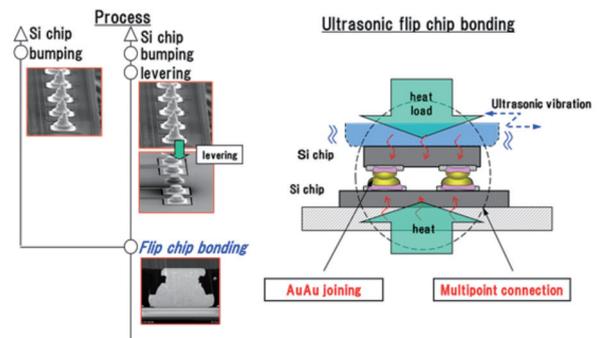


Fig. 2 Overview of flip chip bonding

4. FC 構造設計

FC 構造においては、リジッド構造による応力集中を防止する必要がある。Fig. 3 に示すように温度サイクル試験を行った場合、パッケージの影響により基板が反り、チップを介して接合部に応力が集中する。このとき 1. バンパ／バンパ接合部が破断しないための十分な接合性確保 2. チップ／バンパ部への応力集中によるチップダメージの防止 を行う必要がある。

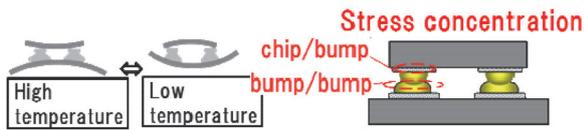


Fig. 3 Stress concentration due to heat cycle

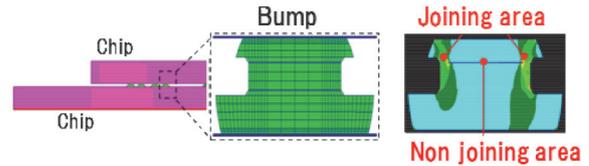


Fig. 6 CAE model and stress distribution

4.1 接合性の確保

Fig. 4 に温度サイクル試験後の接合部の破断状態を示す。初期接合が不十分だとバンプ／バンプ接合部が疲労破壊するため、耐久性を考慮した接合性の確保が必要となる。

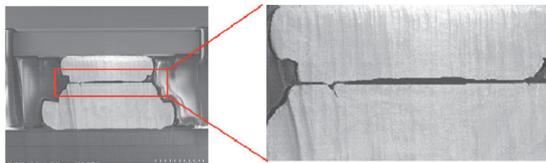


Fig. 4 Fatigue failure of the joint area

接合性の評価としてチップのプル試験を行った。Fig. 5 に接合前とプル試験後の破断面を示す。バンプ／バンプ間で金属接合が形成された部分はプル試験により延性破壊が生じ、破断面に凹凸部が発生する。この凹凸部の面積を接合面積とし接合性の指標とした。

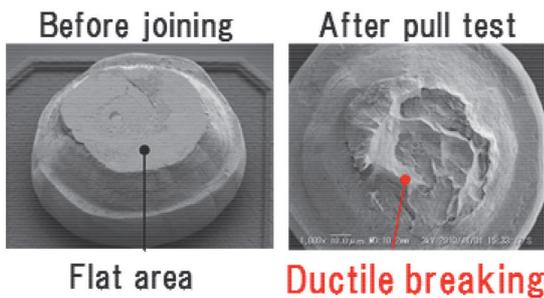


Fig. 5 Bump ductile breaking in pull test

次に CAE で接合状態による歪への影響を検証した。Fig. 6 に CAE モデルと応力図を示す。基板、チップ、バンプをモデル化し各接合面積における歪変化を算出した。算出した歪値と実機の温度サイクル試験より S-N 線図を作成し、必要な接合面積を決定した。

4.2 チップへのダメージ防止

パッド及びバンプはそれぞれ Al 及び Au で構成されているため、プロセス及び市場の熱履歴により AuAl 合金層が成長していく。合金層は Al に対して硬度が高いため、Fig. 7 に示すようにチップ界面まで合金層が成長していくと温度サイクル試験による熱応力が大きくなり、Fig. 8 に示すようにチップダメージが発生する。

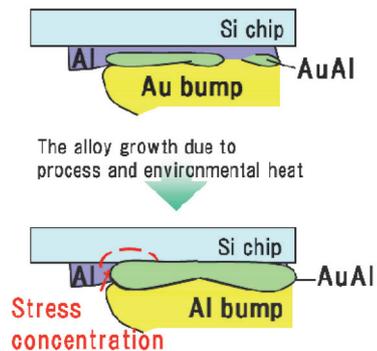


Fig. 7 Chip stress concentration mechanisms

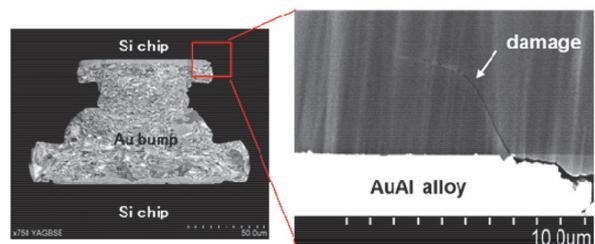


Fig. 8 Chip damage due to the stress concentration

そこでチップの発生応力を残存 Al 層で緩和するために、パッドに拡散防止層を導入した。チップへの応力低減効果を確認するために、CAE 及び実機で応力評価を行った。CAE の結果を Fig. 9 に示す。残存 Al 厚を $0.1\ \mu\text{m}$ 以上確保することで、拡散抑制層がない場合に比べチップ発生応力を 30% まで低減できた。また同様に Fig. 10 に示すようにラマン分光法による実機評価でも拡散防止層により応力を 30% 程度まで低減することを確認した。これによりチップへのダメージを防止することが可能となった。

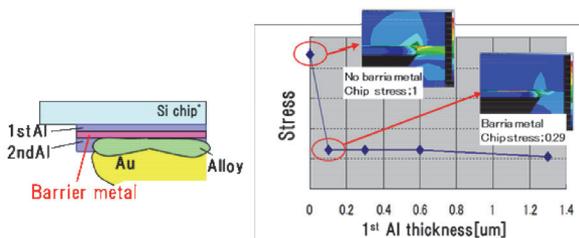


Fig. 9 Relationship of 1st Al thickness and chip stress

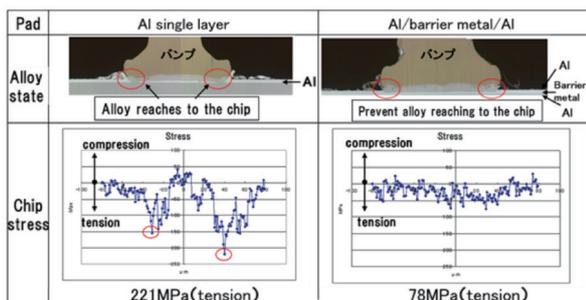


Fig. 10 Stress evaluation by Raman spectroscopy

5. 工程設計

5.1 チップ変位量による接合品質の管理

FC 接合は Fig. 2 に示すように熱、荷重、超音波によって金属接合を形成する。Fig. 11 に接合プロセスの詳細を示す。区間 1 では荷重により接触面の確保を行い、区間 2 で荷重、超音波により新生面の創出と金属接合の形成、区間 3 では再度荷重により金属接合を行う。各区間で熱、荷重、超音波によりバンプが潰れてチップが変位する。

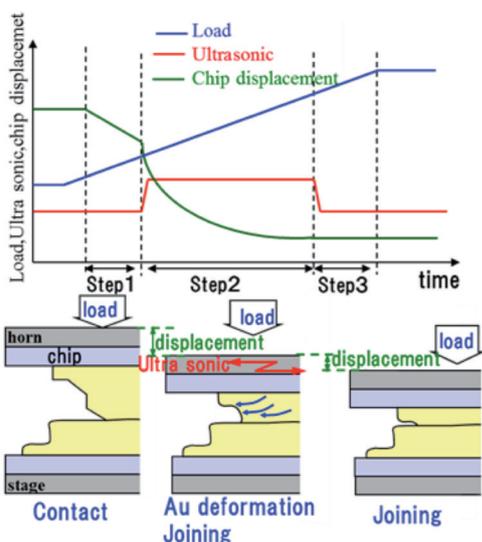


Fig. 11 FC joining process

プロセスにおいて、装置の条件（熱、荷重、超音波）を一定にしても、固定治具／チップ間の固定状態やバンプ形状のばらつきなどの変動要因により接合状態が変化する。4 節にあるように接合時の耐久性を確保するためには、接合面積の確保と拡散防止層の採用が必要となるが、条件が不足していると接合面積が不足となり、過剰だと拡散防止層が破壊されてしまうため適切な条件の選定が必要になる。接合面積は Fig. 5 に示すようにプル試験時の破断面から、拡散防止層の破壊有無は Fig. 12 に示すようにパッド部の IR 観察から評価を行った。拡散防止層が破壊され合金がチップまで到達すると IR の反射が妨げられ合金到達部が黒く観察できる。Fig. 13 及び Fig. 14 に示すように界面の接合エネルギーが過剰だとチップ変位（バンプ潰れ量）が大きくなり、接合エネルギーが不足するとチップ変位が小さくなる。このように変位量を管理することで接合品質の確保が可能となる。

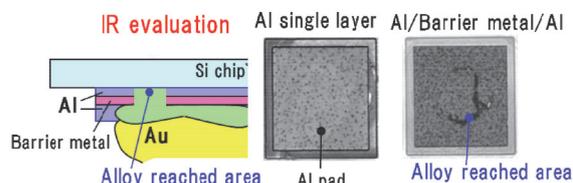


Fig. 12 Barrier metal breaking evaluation by IR

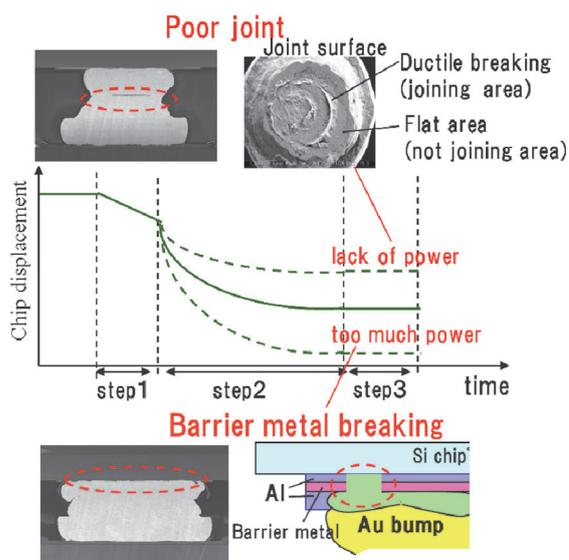


Fig. 13 Quality control by evaluating chip displacement

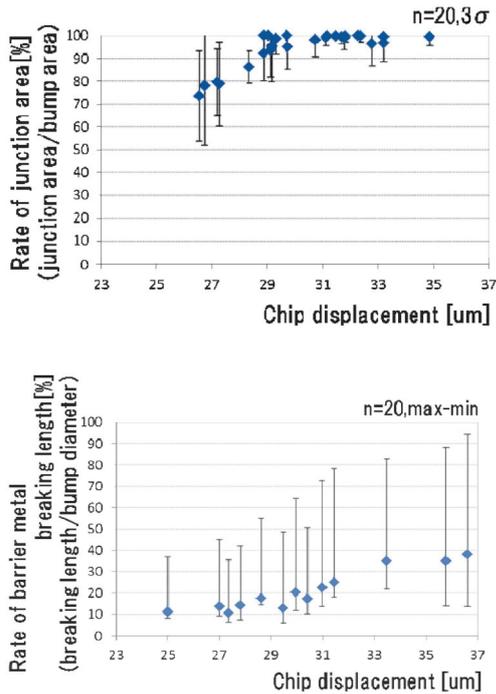


Fig. 14 Correlation of chip displacement and joining state

5.2 接合品質の安定化

チップ変位量を管理することで接合品質の確保が可能になるが、接合品質の安定化のために変動要因（治具の固定状態、バンプ形状等）に強いプロセス開発を行った。Fig. 15 に示すように接合時間一定のプロセスでは、変動要因によりチップ変位量が変化する。これに対して、Fig. 16 に示すようにチップ変位をリアルタイムでモニターし、ある変位に達したタイミングでプロセスを終了する。変位が大きければ早期にプロセス終了、変位が小さければプロセスを継続する。これにより常に一定の変位量を保つことができ、接合品質の安定化が可能となる。

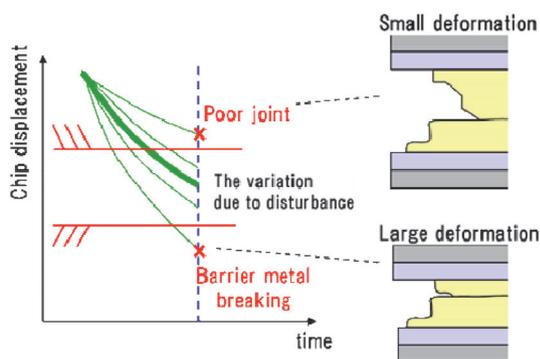


Fig. 15 Constant process time

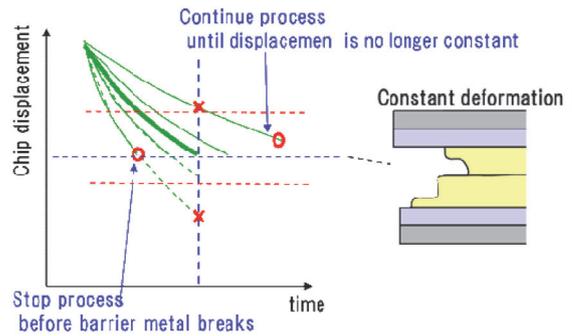


Fig. 16 Variable process time, Constant chip displacement process

6. おわりに

ヨーレートセンサの高精度化のために、超音波 FC 接合技術の開発を行った。

FC 構造：温度サイクルによる応力に対して、接合性の確保による疲労破壊の防止及び、拡散防止層の採用による応力集中の防止を行い、高品質な構造設計を行った。

FC 工程：接合性を確保しつつ、拡散防止層の破壊をしない適切なプロセス設計を行った。また、チップ変位量をリアルタイムでモニタリングし、プロセスにフィードバックすることで安定して高品質な FC 接合が可能となった。

参考文献

- 1) Analog Dialogue, Vol. 33, No. 1, January, 1999 "Dual Axis, Low g, Fully Integrated Accelerometers"
- 2) Seokyu Kim, Byeungleul Lee, Joonyeop Lee, and Kukjin Chun, "A GYROSCOPE ARRAY WITH LINKED-BEAM STRUCTURE", pp30-33, MEMS 2001
- 3) Moorthi Palaniapan, Roger T. Howe, and John Yasaitis, "PERFORMANCE COMPARISON OF INTEGRATED Z-AXIS FRAME MICROGYROSCOPES", pp482-485, MEMS 2003
- 4) I.P.Prikhodko, S.A.Zotov, A.A.Trusov, and A.M. Shkel, "SUB-DEGREE-PER-HOUR SILICON MEMS RATE SENSOR WITH 1 MILLION Q-FACTOR", Th1C.002, Transducers11,
- 5) Junseok Chae, Haluk Kulah, and Khalil Najafi, "A HYBRID SILICON-ON-GLASS LATERAL MICRO-ACCELEROMETER WITH CMOS READOUT CIRCUITRY", p 623 ~ p 626, MEMS2002
- 6) Junseok Chae, Haluk Kulah, and Khalil Najafi, "AN IN-PLANE HIGH-SENSITIVITY, LOW-NOISE MICRO-G SILICON ACCELEROMETER" O_6_1, P466-469,

基盤技術

MEMS2003,

- 7) Daniel Lapadatu, Soheil Habibi, Bjørg Reppen, Guttorm Salomonsen, Terje Kvisterøy, "DUAL-AXES CAPACITIVE INCLINOMETER /LOW-g Accelerometer FOR AUTOMOTIVE APPLICATIONS", pp34-37, MEMS 2001
- 8) Jonathan Hammond, Andrew McNeil, Rick August, and Dan Koury, "Inertial Transducer Design For Manufacturability And Performance At MOTOROLA" 1D3.3, TRANSDUCERS '03,
- 9) Thomas Kramer, Wolfgang Foltin, Keisuke Goto, and Minekazu Sakai, "DEVELOPMENT OF SENSING TECHNOLOGY FOR PREVENTIVE SAFETY SYSTEM", F2004I055, FISITA2004,
- 10) Takahiko Yoshida, "MEMS Practical Use Technology for Automotive Sensor", Transactions of The 27th Sensor Symposium on Sensors, micromachines and application system, P.7 ~ 10, 2010
- 11) M.Tani, H.Watanabe, A.Nishimura, S.Kachi, N.Katada, S.Sugiura : Development of Ultrasonic Flip Chip Bonding Technology, FUJITU TEN TECHNICAL REPORT_2009 Vol.29 No.2 19-25

著者



中野 景介

なかの けいすけ

半導体実装開発部
半導体デバイスの無機接合技術開発に
従事



藤本 尚紀

ふじもと なおき

デバイス製造1部
半導体センサの電気特性検査技術開発に
従事



田中 昌明

たなか まさあき

半導体実装開発部
半導体センサの要素技術開発に従事



浅井 昭喜

あさい あきよし

半導体実装開発部
半導体デバイスの実装要素技術開発に
従事